



PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: MING-HUANG LIU
SERIAL NO.: 10/622,793
FILED: July 21, 2003
FOR: Bandgap reference circuit

GROUP ART UNIT: 2816
EXAMINER: Unassigned
ATTY. REFERENCE: LIUM3005/EM

COMMISSIONER OF PATENTS
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

The below identified communication(s) or document(s) is(are) submitted in the above application or proceeding:

☒ Priority Document - Taiwanese Application No. 092104334

☒ Please debit or credit Deposit Account Number 02-0200 for any deficiency or surplus in connection with this communication.

☐ Small Entity Status is claimed.

☐

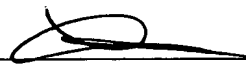
23364

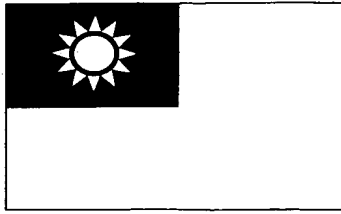
CUSTOMER NUMBER

BACON & THOMAS, PLLC
625 Slaters Lane- Fourth Floor
Alexandria, Virginia 22314
(703) 683-0500

Date: March 19, 2004

Respectfully submitted,


Eugene Mar
Attorney for Applicant
Registration Number: 25,893



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 02 月 27 日
Application Date

申請案號：092104334
Application No.

申請人：財團法人工業技術研究院
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 7 月 29 日
Issue Date

發文字號：09220766530
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	低電壓能階參考電路
	英 文	bandgap reference circuit
二、 發明人 (共1人)	姓 名 (中文)	1. 劉銘晃
	姓 名 (英文)	1. Ming-Huang Liu
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 新竹市光復路一段354巷16弄24號5樓
	住居所 (英 文)	1.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 財團法人工業技術研究院
	名稱或 姓 名 (英文)	1. Industrial Technology Research Institute
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹縣竹東鎮中興路四段195號 (本地址與前向貴局申請者不同)
	住居所 (營業所) (英 文)	1. NO.195, Sec. 4, Chung Hsing Rd., Chutung Hsinchu, Taiwan 310, R.O.C.
	代表人 (中文)	1. 翁政義
	代表人 (英文)	1. CHENG-I WENG



四、中文發明摘要 (發明名稱：低電壓能階參考電路)

本發明係關於一低電壓能階參考電路，用來產生一參考電壓。低電壓能階參考電路包含一運算放大器；複數個電晶體，連接於該運算放大器；複數個電阻，連接於該複數個電晶體，其中該複數個電阻之第一以及第二電阻係用來提升電壓位準，使得該運算放大器可以正常操作；以及複數個雙載子電晶體，連接於該複數個電阻。

伍、(一)、本案代表圖為：第____3____圖

(二)、本案代表圖之元件代表符號簡單說明：

30 能階參考電壓電路；

32 運算放大器；

M17、M18、M19 電晶體；

R3、R4、R5、R6 電阻；

Q2、Q3、Q4 雙載子電晶體；

34 第一輸入端；

六、英文發明摘要 (發明名稱：)

The present invention relates to a bandgap reference circuit for generating a reference voltage. The bandgap reference circuit comprises an operational amplifier; a plurality of transistors connected to the operational amplifier; a plurality of resistances connected to the plurality of transistors; and a plurality of bipolar transistors connected to the plurality of resistances. A first



四、中文發明摘要 (發明名稱：低電壓能階參考電路)

36 第二輸入端；

38 輸出端。

六、英文發明摘要 (發明名稱：)

and a second resistances of the plurality of resistances are used for voltage level shifting so that the operational amplifier can normally operate.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得, 不須寄存。



五、發明說明 (1)

【技術領域】

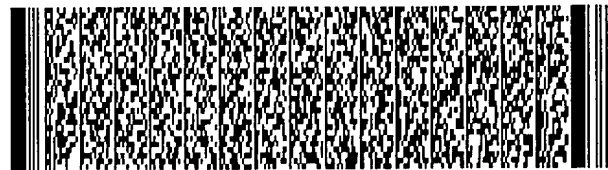
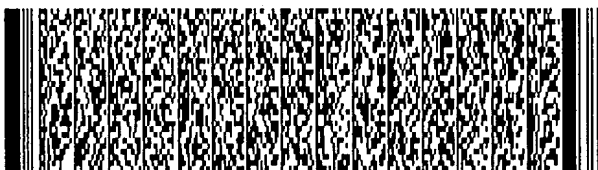
本發明係關於一種低電壓能階參考電路 (Bandgap Reference Circuit)，尤指一種用於低電源電壓下參考電壓之低電壓能階參考電路。

【先前技術】

請參考第一圖。第一圖為習知低電壓能階參考電路10之示意圖。低電壓能階參考電路10係用來產生一參考電壓VREF1。低電壓能階參考電路10包含一垂直串接(cascode)之電流鏡12，以及一啟動電路14，其係由電晶體M9、M10及M11所組成，用來啟動低電壓能階參考電路10。

當流過雙載子電晶體 (BJT) Q1及Q2之電流相等時，藉由電晶體M5及M6，節點N5、N6的電壓也會相等。當Q2的面積大於Q1的面積時此電路將導引出一正比於周圍溫度之第一電流從M7及M8輸出。由於雙載子電晶體Q3之射-基極電壓係與周圍溫度成反比，因此，當第一電流流經電阻R2及雙載子電晶體Q3時，即會產生一與周圍溫度無關之參考電壓VREF1。

垂直串接之電流鏡12使得低電壓能階參考電路10之所需最低電源電壓路徑為M2-M4-M6-R1-Q2，該最低電源電壓值為 $(2V_{tp} + 3V_{ds, sat} + VR1 + V_{eb})$ 。其中， V_{tp} 是P型電晶體之臨界電壓(threshold voltage)約為0.7V， $V_{ds, sat}$ 是P型或N型電晶體操作於飽和區之最低電壓約為0.3V，VR1是R1之跨壓約為0.1V，而 V_{eb} 是Q2之射-基極電壓約為0.6V，因此該電路之最低電源電壓約為3.0V。



五、發明說明 (2)

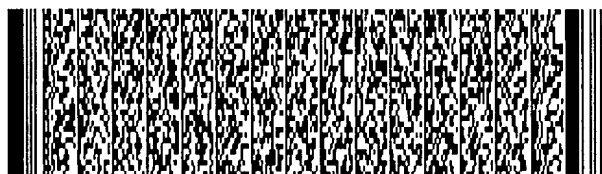
請參考第二圖。第二圖為另一習知低電壓能階參考電路20之示意圖。低電壓能階參考電路20係用來產生一參考電壓VREF2。低電壓能階參考電路20包含一運算放大器22，電阻R1、R2、R3，以及雙載子電晶體Q1及Q2，以形成與低電壓能階參考電路10有相同溫度補償作用之電路。其中，運算放大器22係適合於P型電晶體之輸入，而產生此參考電壓VREF2之最低電源電壓值為 $(V_{tp}+2V_{ds,sat}+V_{eb})$ ，該最低電源電壓值約為1.9V。

現今的可攜式電子元件大多採用混合式積體電路，例如類比數位轉換器(ADC)、數位類比轉換器(DAC)等，其須使用較低的電源電壓，例如1.5V，以符合可攜式的需求。由於前述習知低電壓能階參考電路10、20所產生之參考電壓VREF1、VREF2，其所需之最低電源電壓分別約為3.0V、1.9V，相對而言較高，因此會產生適用上的問題。

【發明內容】

因此，本發明之主要目的在於提供一種用於低電源電壓環境下之低電壓能階參考電路。本發明之低電壓能階參考電路藉由使用串接電阻，並且配合一N型金氧半導體(MOS)為輸入差動放大對(input differential pair)之運算放大器，使得低電壓能階參考電路可以在低電壓下操作。

本發明係關於一低電壓能階參考電路，用來產生一參考電壓，其包含一運算放大器，包含一第一與第二輸入端，以及一輸出端；複數個電晶體，連接於運算放大器；



五、發明說明 (3)

複數個電阻，連接於複數個電晶體，其中複數個電阻之第一以及第二電阻係用來提升電壓位準，使得運算放大器可以正常操作；以及複數個雙載子電晶體，分別連接於複數個電阻。

運算放大器之第一輸入端係連接於複數個電晶體之第一電晶體之汲極，第二輸入端係連接於複數個電晶體之第二電晶體之汲極，而輸出端係連接於複數個電晶體之閘極。而第一電阻之一端係連接於運算放大器之第一輸入端，而第二電阻係連接於運算放大器之第二輸入端。此外，運算放大器包含複數個電晶體，且其係以一N型金氧半導體作為一輸入差動放大對。

藉由上述之電路設計，本發明之低電壓能階參考電路可以操作於較低的電源電壓下，例如小於或等於1.5V。因此，本發明之低電壓能階參考電路非常適用於可攜式電子元件。

【實施內容】

第三圖為本發明之低電壓能階參考電路30之示意圖。低電壓能階參考電路30係用來產生一參考電壓VREF3，包含一運算放大器32；電晶體M17、M18、M19，連接於運算放大器32；電阻R3、R4、R5、R6，連接於電晶體M17、M18、M19；以及雙載子電晶體Q2、Q3、Q4，連接於電阻R3、R4、R5、R6。其中，運算放大器32係以一N型金氧半導體作為輸入差動放大對，而電阻R3及R4係用來提升電壓位準(level shifting)，以使得運算放大器32可以正常操



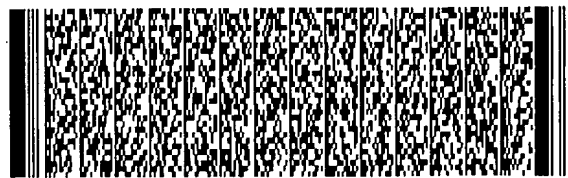
五、發明說明 (4)

作。

如第三圖所示，運算放大器32包含一第一以及第二輸入端34、36，以及一輸出端38。第一輸入端34係連接於電晶體M17之汲極，第二輸入端36係連接於電晶體M18之汲極，而輸出端38係連接於電晶體M17、M18、M19之閘極。此外，電阻R3之一端係連接於運算放大器32之第一輸入端34，而電阻R4係連接於運算放大器32之第二輸入端36。請參考第四圖。第四圖為本發明之低電壓能階參考電路30之運算放大器32之細部構造圖。運算放大器32包含複數個電晶體M7-M16，以及一偏壓電路40，其包含雙載子電晶體Q1、電阻R1、R2，以及電晶體M1-M6，用來產生一偏壓電流至運算放大器32。

如第四圖所示，運算放大器32之最低電源路徑為M8-M10-M14，電壓值為 $(V_{tn} + 3V_{ds, sat})$ ，其中 V_{tn} 是N型電晶體之臨界電壓，約為0.5V，而 $V_{ds, sat}$ 是P型或N型電晶體操作於飽和區之最低電壓約為0.3V，因此，此電路所需之最低電源電壓值為1.4V，較習知之作法低。其中，上述之臨界電壓係以0.25 μm 之製程為例。

本發明之低電壓能階參考電路30之基本操作係相似於習知低電壓能階參考電路。低電壓能階參考電路30之運算放大器32係操作於負迴授狀態。當電路穩定之後，節點N10、N11的電壓將會相等，而流經電晶體M17、M18的電流也會相等。如果電阻R3及R4完全匹配，則節點N12、N13的電壓將會相等，因此電晶體M17、M18，雙載子電晶體Q2、



五、發明說明 (5)

Q3，以及電阻R3、R4、R5將可以產生一電流 I_{ptat} ，其正比於周圍溫度。電流 $I_{ptat} = V_t \ln(M)/R5$ ，其中 V_t 為周圍溫度常數，其與絕對周圍溫度成正比，而M為電晶體Q3與Q2之面積比。

當電流 I_{ptat} 流經電晶體M19，並且再流經電阻R6及雙載子電晶體Q4時，可以得到參考電壓 $V_{REF3} = I_{ptat} \cdot (R6 + V_{eb})$ 。由於 V_{eb} 係與周圍溫度成反比，因此所獲得的參考電壓 V_{REF3} 係與周圍溫度無關，而參考電壓 V_{REF3} 約為1.2V。再者，電阻R3及R4將運算放大器32原本約為0.7V之輸入電壓提升至約為1.1V，而使得運算放大器32可以正常工作。

請參考第五圖。第五圖為本發明之低電壓能階參考電路30所產生之參考電壓 V_{EF3} 與周圍溫度之關係圖。第五圖為以0.25 μm 製程之模擬結果及測量結果。從第五圖可以看出，低電壓能階參考電路30所產生之參考電壓 V_{EF3} 在周圍溫度為-40 $^{\circ}C$ 至+120 $^{\circ}C$ 之變化範圍中，其均可以保持在1.18V至1.2V之間。

以相較於習知技術，本發明之低電壓能階參考電路30係利用一運算放大器32來取代習知串接電流鏡12之功能，並且利用電阻R3及R4作為電壓位準提升(level shifting)，使得運算放大器32可以正常操作。如上所述，本發明之低電壓能階參考電路30可以產生較低的參考電壓，例如，小於1.5V。因此，本發明之低電壓能階參考電路30可以在低電壓下操作，而相當適用於可攜式電子元



五、發明說明 (6)

件。

綜上所述，充份顯示出本發明能階參考電路在目的及功效上均深富實施之進步性，極具產業之利用價值，且為目前市面上前所未見之新發明，完全符合發明專利之要件，爰依法提出申請。

唯以上所述者，僅為本發明之較佳實施例而已，當不能以之限定本發明所實施之範圍。即大凡依本發明申請專利範圍所作之均等變化與修飾，皆應仍屬於本發明專利涵蓋之範圍內，謹請貴審查委員明鑑，並祈惠准，是所至禱。



圖式簡單說明

【圖式簡單說明】

第一圖為習知低電壓能階參考電路之示意圖；

第二圖為另一習知低電壓能階參考電路之示意圖；

第三圖為本發明之低電壓能階參考電路之示意圖；

第四圖為本發明之低電壓能階參考電路之運算放大器之細部構造圖；及

第五圖為本發明之低電壓能階參考電路所產生之參考電壓與周圍溫度之關係圖。

【符號說明】

30 低電壓能階參考電路；

32 運算放大器；

M17、M18、M19 電晶體；

R3、R4、R5、R6 電阻；

Q2、Q3、Q4 雙載子電晶體；

34 第一輸入端；

36 第二輸入端；

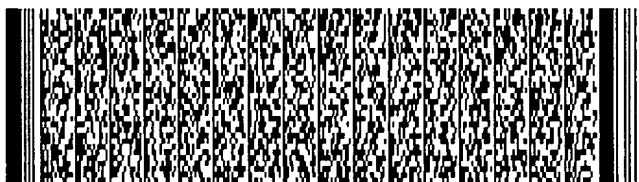
38 輸出端；

40 偏壓電路。



六、申請專利範圍

1. 一低電壓能階參考電路，用來產生一參考電壓，其包含：
一運算放大器；
複數個電晶體，連接於該運算放大器；
複數個電阻，連接於該複數個電晶體，其中該複數個電阻之第一以及第二電阻係用來提升電壓位準，使得該運算放大器可以正常操作；以及
複數個雙載子電晶體，連接於該複數個電阻。
2. 如申請專利範圍第1項之低電壓能階參考電路，其中該運算放大器包含複數個電晶體，以及一偏壓電路，用來產生一偏壓電流至該運算放大器。
3. 如申請專利範圍第1項之低電壓能階參考電路，其中該運算放大器係以一N型金氧半導體作為一輸入差動放大對。
4. 如申請專利範圍第1項之低電壓能階參考電路，其中該運算放大器包含一第一以及第二輸入端，以及一輸出端，該第一輸入端係連接於該複數個電晶體之第一電晶體之汲極，該第二輸入端係連接於該複數個電晶體之第二電晶體之汲極，而該輸出端係連接於該複數個電晶體之閘極。
5. 如申請專利範圍第4項之低電壓能階參考電路，其中該第一電阻之一端係連接於該運算放大器之第一輸入端，而該第二電阻係連接於該運算放大器之第二輸入端。
6. 如申請專利範圍第1項之低電壓能階參考電路，其中該



六、申請專利範圍

電路之電源電壓係小於或等於1.5V。

7. 一低電壓能階參考電路，用來產生一參考電壓，其包含：

一運算放大器，包含一第一與第二輸入端，以及一輸出端；

複數個電晶體，連接於該運算放大器；

複數個電阻，連接於該複數個電晶體，其中該複數個電阻之第一以及第二電阻係用來提升電壓位準，使得該運算放大器可以正常操作；以及

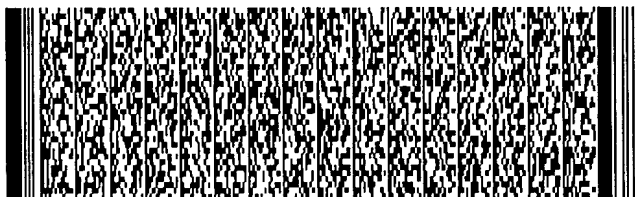
複數個雙載子電晶體，分別連接於該複數個電阻；

其中該運算放大器之第一輸入端係連接於該複數個電晶體之第一電晶體之汲極，該第二輸入端係連接於該複數個電晶體之第二電晶體之汲極，而該輸出端係連接於該複數個電晶體之閘極，而該第一電阻之一端係連接於該運算放大器之第一輸入端，而該第二電阻係連接於該運算放大器之第二輸入端。

8. 如申請專利範圍第7項之低電壓能階參考電路，其中該運算放大器包含複數個電晶體，以及一偏壓電路，用來產生一偏壓電流至該運算放大器。

9. 如申請專利範圍第7項之低電壓能階參考電路，其中該運算放大器係以一N型金氧半導體作為一輸入差動放大對。

10. 如申請專利範圍第7項之低電壓能階參考電路，其中該電路之電源電壓係小於或等於1.5V。

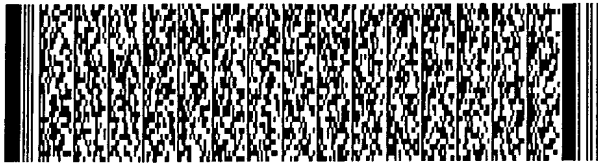


六、申請專利範圍

11. 如申請專利範圍第7項之低電壓能階參考電路，其中該用來提升電壓位準之第一電阻及第二電阻包含任何形式之積體電路。



第 1/14 頁



第 2/14 頁



第 2/14 頁



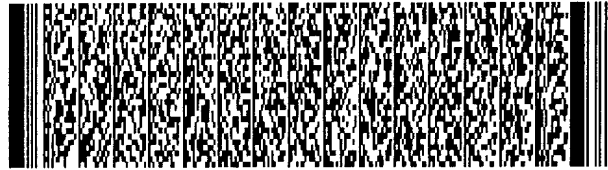
第 3/14 頁



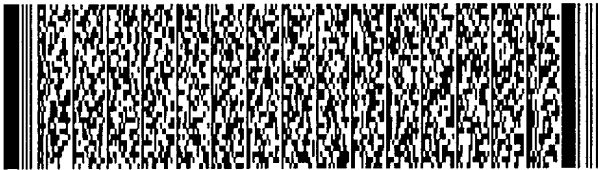
第 4/14 頁



第 5/14 頁



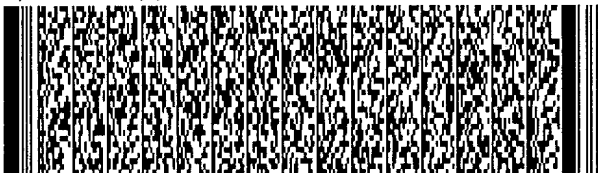
第 5/14 頁



第 6/14 頁



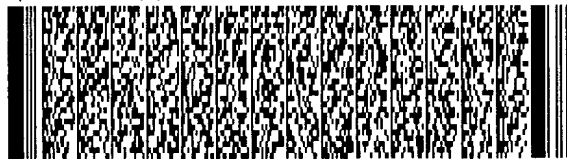
第 6/14 頁



第 7/14 頁



第 7/14 頁



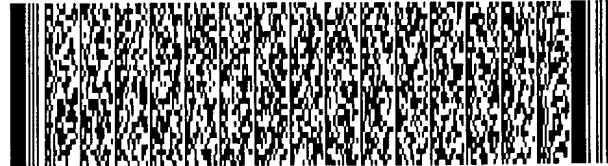
第 8/14 頁



第 8/14 頁



第 9/14 頁



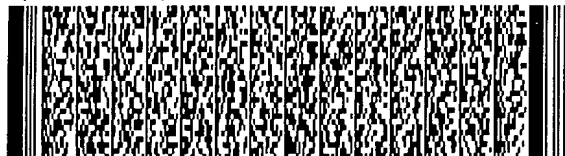
第 9/14 頁



第 10/14 頁



第 11/14 頁



第 12/14 頁

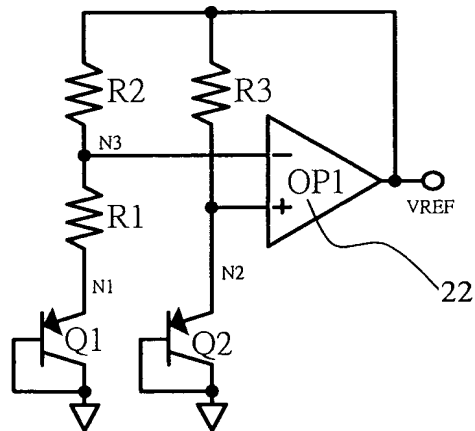
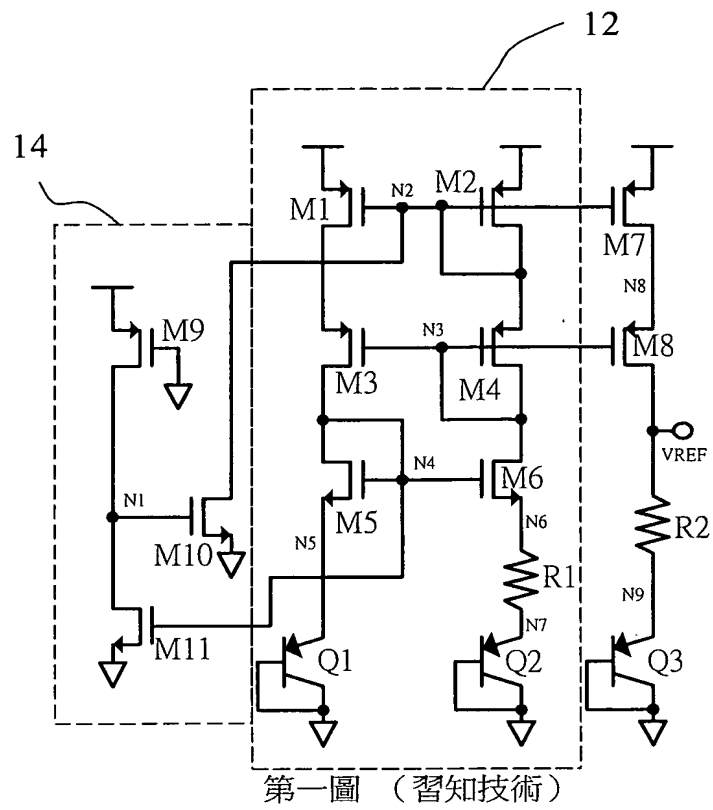


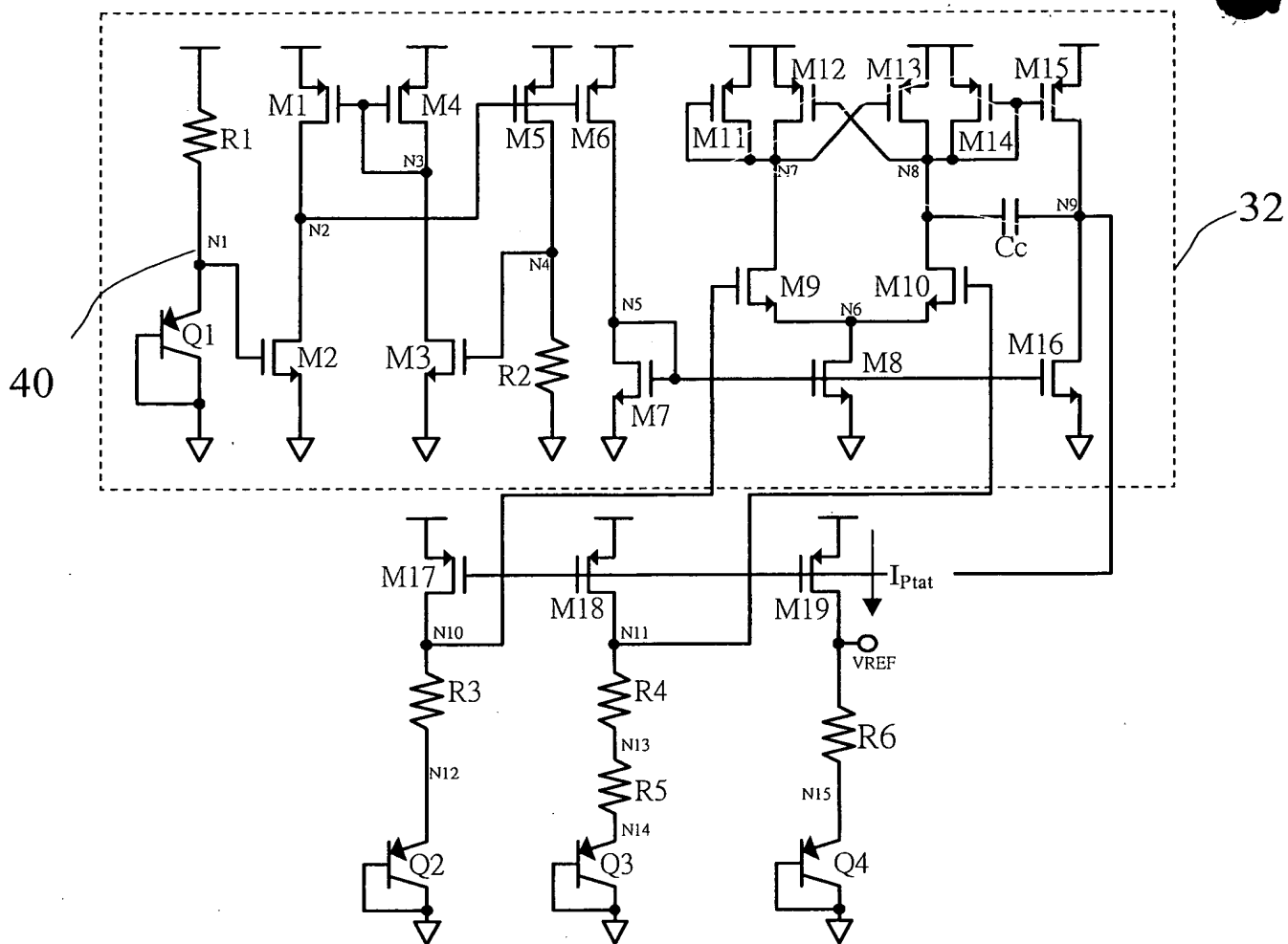
第 13/14 頁



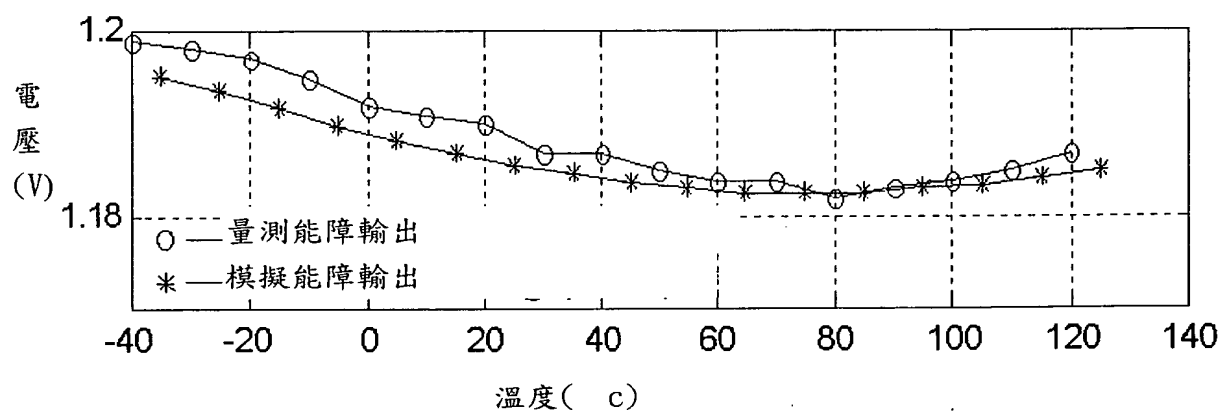
第 14/14 頁







第四圖



第五圖